

5.00 crédits	30.0 h + 30.0 h	Q1
--------------	-----------------	----

Enseignants	Andraud Martin ;
Langue d'enseignement	Anglais > Facilités pour suivre le cours en français
Lieu du cours	Louvain-la-Neuve
Thèmes abordés	Circuits logiques combinatoires et séquentiels. Blocs logiques (ALU, registres, ...). Langage de conception et de simulation à haut niveau Verilog. Microarchitecture d'un processeur RISC 32-bit (microarchitecture à un cycle, à multicycle et à pipeline). Architecture d'un microcontrôleur et des principaux périphériques.
Acquis d'apprentissage	<p>A la fin de cette unité d'enseignement, l'étudiant est capable de :</p> <p>Eu égard au référentiel AA du programme « Master ingénieur civil électriciens », ce cours contribue au développement, à l'acquisition et à l'évaluation des acquis d'apprentissage suivants :</p> <ul style="list-style-type: none"> • AA1.1, AA1.2 • AA2.1, AA2.2, AA2.3, AA2.4 • AA5.3 • AA6.1 <p>1 A l'issue de cet enseignement, les étudiants seront en mesure de :</p> <ul style="list-style-type: none"> • Comprendre le fonctionnement des circuits digitaux (circuits combinatoires, circuits séquentiels) • Comprendre l'architecture des circuits programmables (FPGA) • Simuler et synthétiser des circuits digitaux dans un langage tel que le Verilog ou le VHDL • Appréhender l'architecture d'un processeur RISC •

Faculté ou entité en charge:

Programmes / formations proposant cette unité d'enseignement (UE)				
Intitulé du programme	Sigle	Crédits	Prérequis	Acquis d'apprentissage